



①⑨ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 199 35 700 A 1**

⑤① Int. Cl.⁷:
G 09 G 1/00
G 06 F 3/14
H 04 N 5/262

②① Aktenzeichen: 199 35 700.5
②② Anmeldetag: 29. 7. 1999
④③ Offenlegungstag: 3. 2. 2000

DE 199 35 700 A 1

⑥⑥ Innere Priorität:
198 34 351. 5 30. 07. 1998

⑦① Anmelder:
ELSA AG, 52070 Aachen, DE

⑦④ Vertreter:
Kohlmann, K., Dipl.-Ing., Pat.-Anw., 52078 Aachen

⑦② Erfinder:
Wieninger, Peter, Dipl.-Ing., 52072 Aachen, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Schaltungsanordnung zur Reduzierung der gegenseitigen Feldbeeinflussung von Bildschirmen beim Mehrbildschirmbetrieb an einem Personalcomputer

⑤⑦ Um bei einer Schaltungsanordnung für einen Personalcomputer mit mehreren Grafikprozessoren, die jeweils über Digital-Analog-Wandler einen Bildschirm mit Elektronenstrahlröhre ansteuern, einen Mehrbildschirmbetrieb zu ermöglichen, bei dem sich Verzerrungen dauerhaft korrigieren sowie störende Flimmereffekte und hörbare Geräuschentwicklungen der Ablenkeinheiten vermeiden lassen, wird in einer ersten Lösung die regelmäßig vorhandene Genlock-Fähigkeit der Grafikprozessoren von Grafikkarten für Personalcomputer dazu genutzt, um mehrere Grafikprozessoren frequenzsynchron und mit definierter Phasenlage zu betreiben.

Eine weitere Lösung des Problems besteht darin, daß die eingesetzten Grafikprozessoren eigene Oszillatoren aufweisen, die als Bezugsozillator bzw. als Nachlaufoszillatoren (VCO = Voltage Controlled Oscillator) jeweils in einem PLL (Phase Lock Loop)-Schaltkreis ausgeführt sind.

DE 199 35 700 A 1

Die Erfindung betrifft eine Schaltungsanordnung für einen Personalcomputer mit mehreren Grafikprozessoren, die jeweils insbesondere über Digital-Analog-Wandler einen Bildschirm mit Elektronenstrahlröhre ansteuern.

5 Ein Personalcomputer besitzt üblicherweise eine Grafikkarte bzw. -schaltung zur Aufbereitung und Darstellung aller Daten, die für die Bildschirmausgabe von Bedeutung sind. Grafikkarten bzw. -schaltungen bestehen im wesentlichen aus einem Grafikprozessor, einem eigenen Arbeitsspeicher sowie einem Digital-Analog-Wandler.

Bildschirme arbeiten überwiegend mit Elektronenstrahlröhren (CRT – engl. Abkürzung für Cathode Ray Tube), bei denen ein Elektronenstrahl durch magnetische oder elektrische Felder so abgelenkt wird, daß der Strahl zeilenweise den
10 Darstellungsbereich des Bildschirms abtastet.

Beispielsweise an CAD-Arbeitsplätzen oder in Leitständen von Kraftwerken läßt sich die Informationsmenge teilweise nicht befriedigend mit einem Bildschirm darstellen. Für diese Anwendungen werden daher Rechner benötigt, bei denen mehrere Bildschirme angesteuert werden können.

Hierzu gibt es verschiedene Ansätze:

- 15 a) Die Grafikschialtung der Grafikkarte leitet die Daten des Arbeitsspeichers durch geeignete Auslese-Verfahren auf mindestens zwei Digital-Analog-Wandler (DAC-Digital/Analog Converter), wobei der auf die verschiedenen DACs geleitete Datenstrom vorzugsweise wahlfrei programmierbar ist, beispielsweise durch getrennt programmierbare Bildlesespeicher (Frame-Buffer-Reader); vgl. **Bild 1**.
- 20 Es existieren aber auch Lösungen mit nur einem Bildlesespeicher (Frame-Buffer-Reader), dessen Inhalt auf mindestens zwei DACs verteilt wird, indem der ausgegebene Datenstrom aufgeteilt und dann auf nebeneinanderstehende Bildschirme geleitet wird (**Bild 2**). Diese Mehrbildschirmsteuerungen mit nur einem Grafikprozessor sind nicht Gegenstand der Erfindung.
- b) Der Personalcomputer besitzt mehrere Grafikkarten, die programmgesteuert mehrere Bildschirme mit Teilen der
25 Bildschirmausgabe versorgen (**Bild 3**).
- c) Der Personalcomputer wird mit einer speziellen Grafikkarte ausgestattet, auf der sich mehrere Grafikprozessoren mit jeweils getrennten Arbeitsspeichern befinden. Zwischen dem Bus des Personalcomputers und den Grafikprozessoren ist regelmäßig eine Schnittstelle (Interface) vorgesehen, damit die Daten von dem Bus korrekt auf die verschiedenen Grafikprozessoren verteilt werden. Als Interface kann z. B. eine 'Bridge' zum Einsatz kommen (**Bild 4**).
- 30 Wie bei der Lösung b) mit mehreren Grafikkarten steuert der Treiber der Grafikkarte die Grafikprozessoren getrennt an, die die Bildschirme mit einer weitgehend frei programmierbaren Bildschirmausgabe versorgen.

Werden Bildschirme mit Elektronenstrahlröhren im Mehrbildschirmbetrieb an einem Personalcomputer dicht neben- und/oder übereinander angeordnet, können sich deren Ablenkeinheiten, dies sind Plattensysteme mit elektrischen oder
35 magnetischen Feldern zur Ausrichtung des Elektronenstrahls, gegeneinander beeinflussen (wie dies **Bild 5** am Beispiel magnetischer Felder verdeutlicht).

Falls alle Bildschirme mit der gleichen Bildwiederholfrequenz und der gleichen Zeilenwechselfrequenz betrieben werden, treten bedingt durch die gegenseitige Beeinflussung der Bildschirme statische Verzerrungen auf (Beulen/ Kissen/ Tonnen/Farbfehler). Die Verzerrungen lassen sich an modernen Bildschirmen mit Hilfe der Einstellmöglichkeiten
40 zur Korrektur der Bildgeometrie weitgehend beseitigen. Falls allerdings trotz gleicher Bildwiederholfrequenz und gleicher Zeilenwechselfrequenz die analogen Bildsignale phasenverschoben sind, lassen sich diese Verzerrungen nicht dauerhaft korrigieren, da sich die Phasenlage beim nächsten Start des Personalcomputers ändert.

Falls die Bildschirme mit unabhängigen Zeilen- oder Bildwiederholfrequenzen betrieben werden, lassen sich die Verzerrungen nicht mit Hilfe der Einstellmöglichkeiten zur Korrektur der Bildgeometrie kompensieren. Bei großen Unterschieden zwischen den Zeilen- und/oder Bildwiederholfrequenzen zeigen sich störende Flimmereffekte, während bei geringeren Unterschieden Tonnenverzerrungen und/oder Kissenfehler mit geringer Frequenz durch die Bildschirmausgabe wandern. Außerdem kann es bei unterschiedlichen Zeilen- oder Bildwiederholfrequenzen vorkommen, daß die Ablenkeinheiten, hörbare Geräusche entwickeln, die unangenehm empfunden werden.

In der Fernsehstudio-Technik ist es seit langem erforderlich, daß die verschiedenen Aufnahme- und Wiedergabegeräte frequenz- und phasensynchron arbeiten, damit beim elektronischen Schneiden, Überblenden und Umschalten zwischen den verschiedenen Geräten keine störenden Artefakte auftreten. Zur Synchronisation existiert in der Studioteknik ein sogenanntes Genlock-Signal (**Bild 6**), das über Signalleitungen zu allen Geräten geführt wird. Ein Generator für ein Mastersignal stellt das Genlock-Signal bereit, an das alle anderen Geräte ihre internen Oszillatoren angleichen.

Für den Einsatz in der Fernsehstudioteknik besitzen viele der heute bekannten Grafikprozessoren einen Genlock-Eingang. Dieser bleibt beim Einsatz der Grafikprozessoren in Grafikkarten für Personalcomputer jedoch regelmäßig ungeschaltet, da eine Synchronisation zwischen Personalcomputern und Geräten der Studioteknik wegen der üblicherweise vollkommen anderen Zeilen- und Bildwiederholfrequenzen nicht sinnvoll und technisch unmöglich wäre.

Aus der EP 0 734 011 A2 ist ein System aus Personalcomputern bekannt, insbesondere ein System von Digital-Analog-Wandlern (RAMDAC), um jeweils Daten von einem Bildlesespeicher (Frame Buffer) auf einen Bildschirm zu übertragen. Wenn mit diesem System miteinander in Verbindung stehende oder aufeinanderfolgende Bilder von mindestens zwei Personalcomputern an ihre Bildschirme übertragen werden, kommt es zu Fehlern, weil die unterschiedlichen Personalcomputer nicht synchron arbeiten. Zur Lösung dieses Problems ist nach der EP 0 734 011 A2 ein Bildlesespeicher (Frame Buffer) als Master konfiguriert, der ein Feldsignal liefert, das bei jedem Vertical-Sync-Ereignis im Master-Bildlesespeicher seinen Zustand ändert. Die Bildlesespeicher (Frame Buffer) der anderen Personalcomputer sind als Slave
65 konfiguriert und deren Synchronisationseinheiten tasten das Feldsignal des Master-Bildlesespeichers ab.

Der Erfindung liegt die Aufgabe zu Grunde, eine Schaltungsanordnung der eingangs erwähnten Art zu schaffen, mit der ein Mehrbildschirmbetrieb an einem Personalcomputer möglich ist, bei dem sich Verzerrungen dauerhaft korrigieren lassen sowie störende Flimmereffekte und hörbare Geräuscentwicklungen der Ablenkeinheiten vermieden werden.

Diese Aufgabe wird erfindungsgemäß durch Schaltungsanordnungen mit den Merkmalskombinationen nach den Ansprüchen 1 und 4 gelöst.

Die Lösung nach Anspruch 1 beruht auf dem Gedanken, die regelmäßig vorhandene Genlock-Fähigkeit der Grafikprozessoren von Grafikkarten für Personalcomputer dazu zu nutzen, um mehrere Grafikprozessoren frequenzsynchron und mit definierter Phasenlage zu betreiben.

Durch Verwenden der bei Grafikkarten für Personalcomputer ungenutzten Genlock-Fähigkeit, können auf überraschend einfache Art und Weise mit geringen schaltungstechnischen Maßnahmen störende Flimmereffekte und/oder Verzerrungen bei der Bildschirmausgabe auf benachbarten Bildschirmen vermieden werden.

In einer bevorzugten Ausgestaltung einer Grafikkarte für den Mehrbildschirmbetrieb (**Bild 7**) befinden sich zwei oder mehr Grafikprozessoren auf einer Platine. Alle Grafikkarten haben regelmäßig eigene analoge Ausgänge und betreiben jeweils einen Bildschirm mit einer Elektronenstrahlröhre. Da es nicht ausgeschlossen ist, daß in Zukunft auch Bildschirme mit Elektronenstrahlröhren mit digitalen Signalen der Flat-Panel-Technik von der Grafikkarte angesteuert werden, kann anstelle des A/D-Wandlers ein D/D-Wandler (Protokoll-Konverter) vorgesehen sein.

Sämtliche Takteingänge der Grafikprozessoren sind mit einem gemeinsamen Oszillator verbunden. Bei gleicher Programmierung der internen Register der Grafikprozessoren ist damit gewährleistet, daß die analogen Ausgangssignale der jedem Grafikprozessor zugeordneten Analog-/Digital-Wandler frequenzsynchron arbeiten. Befinden sich mehrere Grafikkarten im Personalcomputer ist es zweckmäßig, für jeden Grafikprozessor jeweils einen Oszillator vorzusehen. Diese getrennten Oszillatoren lassen sich mit einem PLL-Schaltkreis frequenzsynchron betreiben.

Einer der Grafikprozessoren ist schaltungstechnisch als Master ausgeführt. Dieser Grafikprozessor generiert für die übrigen Grafikprozessoren ein Genlock-Signal das deren Genlockeingängen zugeführt wird. Die übrigen Grafikprozessoren sind so programmiert, daß das Genlock-Signal die Zeilenzähler in einen definierten Zustand bringt. Diese weitere Maßnahme gewährleistet, daß die verschiedenen Grafikprozessoren sowohl frequenzsynchron als auch mit definierter Phasenlage arbeiten.

In einer Ausgestaltung der Erfindung nach Anspruch 2 ist zwischen dem Genlock-Ausgang des als Master geschalteten Grafikprozessors und jedem Genlock-Eingang der übrigen Grafikprozessoren mindestens ein insbesondere einstellbares Zeitverzögerungsglied geschaltet (**Bild 8**). Hierdurch ist es möglich, die Phasenlage der Bildschirmausgabe der parallel betriebenen Bildschirme gezielt zu verschieben. Durch diese Maßnahme lassen sich auch schwierige Fälle von gegenseitiger Beeinflussung der Bildschirme beherrschen.

Wenn jedem Genlock-Eingang der übrigen Grafikprozessoren zwei einstellbare Zeitverzögerungsglieder (**Bild 9**) vorgeschaltet sind, kann das erste Zeitverzögerungsglied die Phasenlage in Schritten so verändern, daß die Zeitverzögerung ein Vielfaches einer Zeilenzeit ist, während das zweite, nachgeschaltete Verzögerungsglied eine einstellbare Verzögerung eines Bruchteiles einer Zeilenzeit vornehmen kann. Hierdurch läßt sich die Phasenlagen so genau einstellen, daß sich eine zusätzliche Korrektur mit Hilfe der Einstellmöglichkeiten am Bildschirm völlig erübrigt.

Im technischen Sinne sind die zur Veränderung der Phasenlage erforderlichen Verzögerungszeiten (ms-Bereich) relativ hoch. Gleichzeitig ist aber nötig, die Verzögerungszeit exakt einzustellen (ns-Bereich). Die beiden Verzögerungsglieder kombinieren daher die relativ hohe Verzögerung in dem ersten mit einer feinen Verzögerung in dem zweiten Verzögerungsglied. Das erste Verzögerungsglied reagiert auf HS (Horizontal Synchron), während das zweite Verzögerungsglied auf den Oszillator-Takt (Bildpunkt-Takt) reagiert. Hierdurch läßt sich mit dem ersten Verzögerungsglied die Bildschirmausgabe vertikal und mit dem zweiten Verzögerungsglied horizontal positionieren (**Bild 9**).

Die Lösung nach Anspruch 4 besteht darin, daß die eingesetzten Grafikprozessoren eigene Oszillatoren aufweisen (**Bild 10**). In diesem Fall wird der Oszillator des ersten Grafikprozessors als Bezugsoszillator geschaltet, während die übrigen Grafikprozessoren als Nachlaufoszillatoren (VCO = Voltage Controlled Oscillator) in einem PLL (Phase Lock Loop) -Schaltkreis ausgeführt sind. Die Aufgabe des PLL (Phase Lock Loop)-Schaltkreises besteht darin, die Frequenz der Nachlaufoszillatoren so einzustellen, daß sie genau mit der Frequenz des Bezugsoszillators übereinstimmt, und zwar so genau, daß die Phasenverschiebung nicht wegläuft. Auch bei dieser Lösung arbeitet der erste Grafikprozessor schaltungstechnisch als Master mit definierter und fester Frequenz, während die Nachlaufoszillatoren der anderen Grafikprozessoren im Slave-Betrieb arbeiten. Die Bezugsfrequenzen sind die HS/VS Frequenzen des Masters, die Nachlauffrequenzen die HS/VS Frequenzen des Slaves. Diese alternative Lösung ist besonders dann zu berücksichtigen, wenn die verwendeten Grafikprozessoren keinen Genlock-Eingang haben.

Auch bei dieser Ausführungsform der Erfindung ist die Anordnung von einem oder zwei Zeitverzögerungsgliedern in den jeweiligen PLL-Schaltkreisen sinnvoll, um eine genauere Einstellung der Phasenlagen zu erreichen. Die Verzögerungsglieder sind vorzugsweise vor die VS-Eingänge der Phasendetektoren geschaltet. Es ist bei dieser Ausgestaltung der Erfindung zweckmäßig, ein erstes Verzögerungsglied mit hoher Verzögerung vor den VS-Eingang zu schalten, der um das n-fache der HS-Taktrate verzögert und dahinter ein zweites, sehr genaues Verzögerungsglied für kurze Zeitverzögerungen, der mit dem Oszillator-Takt (Bildpunkt-Takt) arbeitet.

Die Erfindung ist nicht auf die Ausführungsbeispiele beschränkt, bei denen sämtliche Grafikprozessoren auf einer gemeinsamen Platine angeordnet sind. Es ist auch möglich, die Schaltungen auf mehrere Grafikkarten zu verteilen, die über ein Leitungssystem miteinander verbunden sind. Die Koppelung der Platinen ist sowohl mit der beschriebenen Genlock-Technik als auch mit Hilfe der PLL-Schaltkreise sowie Kombinationen der beiden Techniken möglich.

	Video DAC	Digital-Analog-Wandler
5	Monitor	Bildschirm
	Frame Buffer Reader	Bild-Lese-Speicher bzw. Bildspeicher-Lesevorrichtung
10	Memory	Grafikspeicher
	Graphics Drawing Controller	Grafikprozessor
	Analog out	analoger Ausgang
15	Digital in	digitaler Eingang
	Data Splitter	Daten-Zuteilungsvorrichtung
	Board 1 - n	Grafikkarte 1 - n
20	Unit 1 - n	Grafikschaltung 1 - n
	Bridge	Brücke
	magnetic influence	magnetische Beeinflussung
25	HS / VS	Horizontal Synchron Vertikal Synchron
30	VCO	spannungsgesteuerter Nach- laufoszillator
	Control Voltage	Steuerspannung
35	Phase Comperator	Phasendetektor
	(adjustable) digital delay	einstellbare Verzögerungsstufe

40

Patentansprüche

45

1. Schaltungsanordnung für einen Personalcomputer mit mehreren Grafikprozessoren, die jeweils insbesondere über Digital-Analog-Wandler einen Bildschirm mit Elektronenstrahlröhre ansteuern, **dadurch gekennzeichnet**, daß jeder Grafikprozessor einen Takt – und einen Genlock-Ein-oder Ausgang aufweist, die Takteingänge sämtlicher Grafikprozessoren mit einem gemeinsamen oder jeweils einem Oszillator verbunden sind, einer der Grafikprozessoren als Master ausgestaltet ist, wobei der Master für die übrigen als Slave ausgestalteten Grafikprozessoren an seinem Genlock-Ausgang ein Genlock-Signal bereitstellt, das den übrigen Grafikprozessoren über deren Genlock-Eingänge zugeführt wird.

50

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß zwischen dem Genlock-Ausgang des als Master ausgestalteten Grafikprozessors und jedem Genlock-Eingang der übrigen als Slave ausgestalteten Grafikprozessoren mindestens ein, insbesondere einstellbares Zeitverzögerungsglied geschaltet ist.

55

3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß zwischen dem Genlock-Ausgang des als Master ausgestalteten Grafikprozessors und jedem Genlock-Eingang der übrigen als Slave ausgestalteten Grafikprozessoren zwei insbesondere einstellbare Zeitverzögerungsglieder geschaltet sind, wobei das erste einstellbare Zeitverzögerungsglied die Phasenlage um ein Vielfaches einer Zeilenzeit verzögert, während das zweite einstellbare Verzögerungsglied die Phasenlage um einen Bruchteil einer Zeilenzeit verzögert.

60

4. Schaltungsanordnung für einen Personalcomputer mit mehreren Grafikprozessoren, die jeweils über Digital-Analog-Wandler einen Bildschirm mit Elektronenstrahlröhre ansteuern, dadurch gekennzeichnet, daß jeder Grafikprozessor einen Takteingang aufweist, der mit einem Oszillator verbunden ist, wobei ein als Master arbeitender Grafikprozessor von einem Bezugsozillator getaktet wird, während die übrigen als Slave arbeitenden Grafikprozessoren jeweils von Nachlaufoszillatoren in einem PLL (Phase Lock Loop) -Schaltkreis getaktet werden.

65

5. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß jeder PLL -Schaltkreis einen Phasendetektor mit mindestens einem Eingang für die Bezugsfrequenz(en) und einem Eingang für die Nachlauffrequenz(en) sowie einen Ausgang für die Steuerspannung des Nachlaufoszillators aufweist, wobei der Ausgang mit dem Eingang des spannungsgesteuerten Nachlaufoszillators verbunden ist.

6. Schaltungsanordnung nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß in jedem PLL-Schaltkreisen mindestens ein Zeitverzögerungsglied angeordnet ist.

7. Schaltungsanordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß mindestens zwei Grafikprozessoren auf einer gemeinsamen Platine angeordnet sind.
8. Schaltungsanordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die Grafikprozessoren auf getrennten Platinen angeordnet sind.

Hierzu 11 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

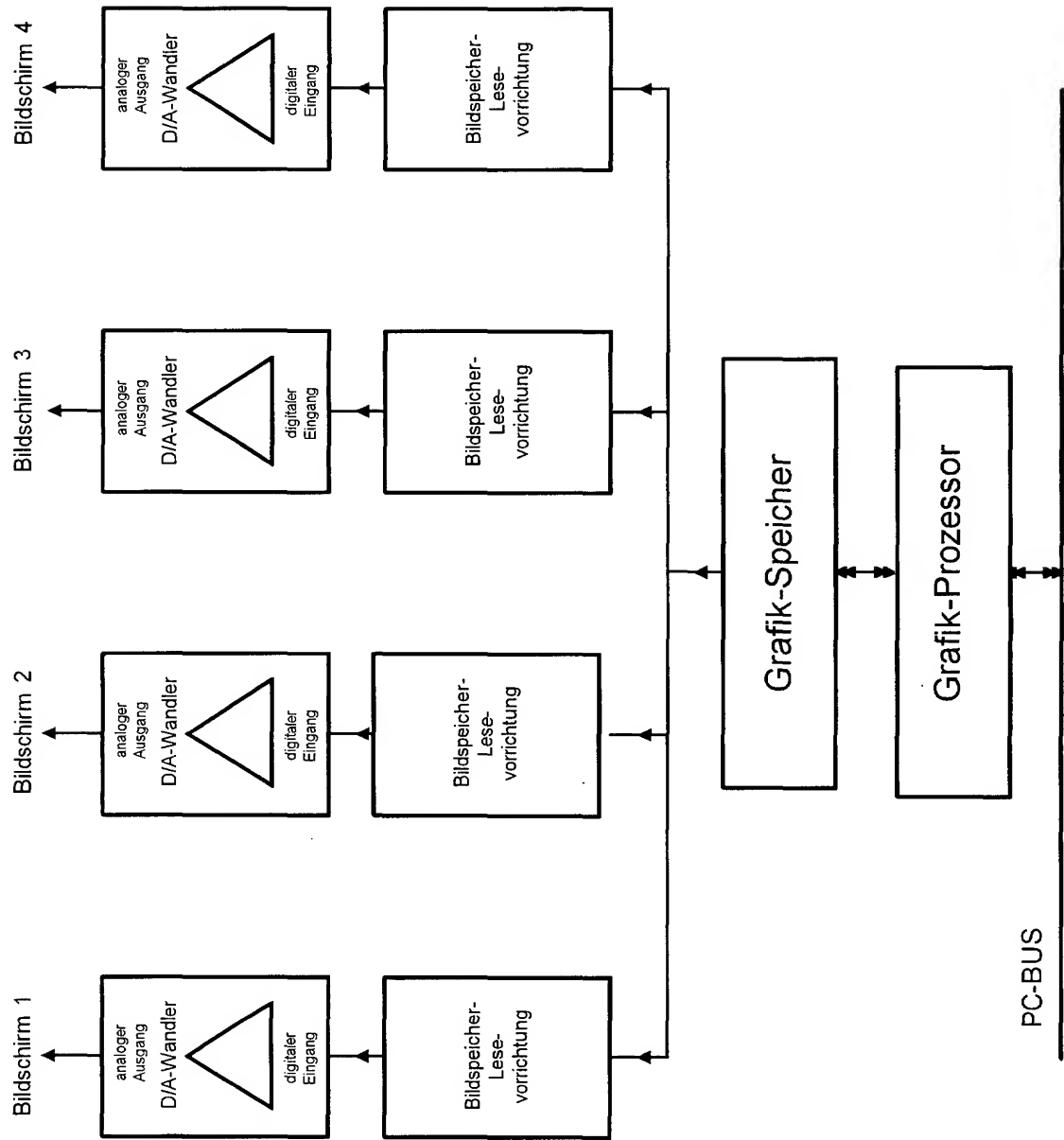


Bild 1

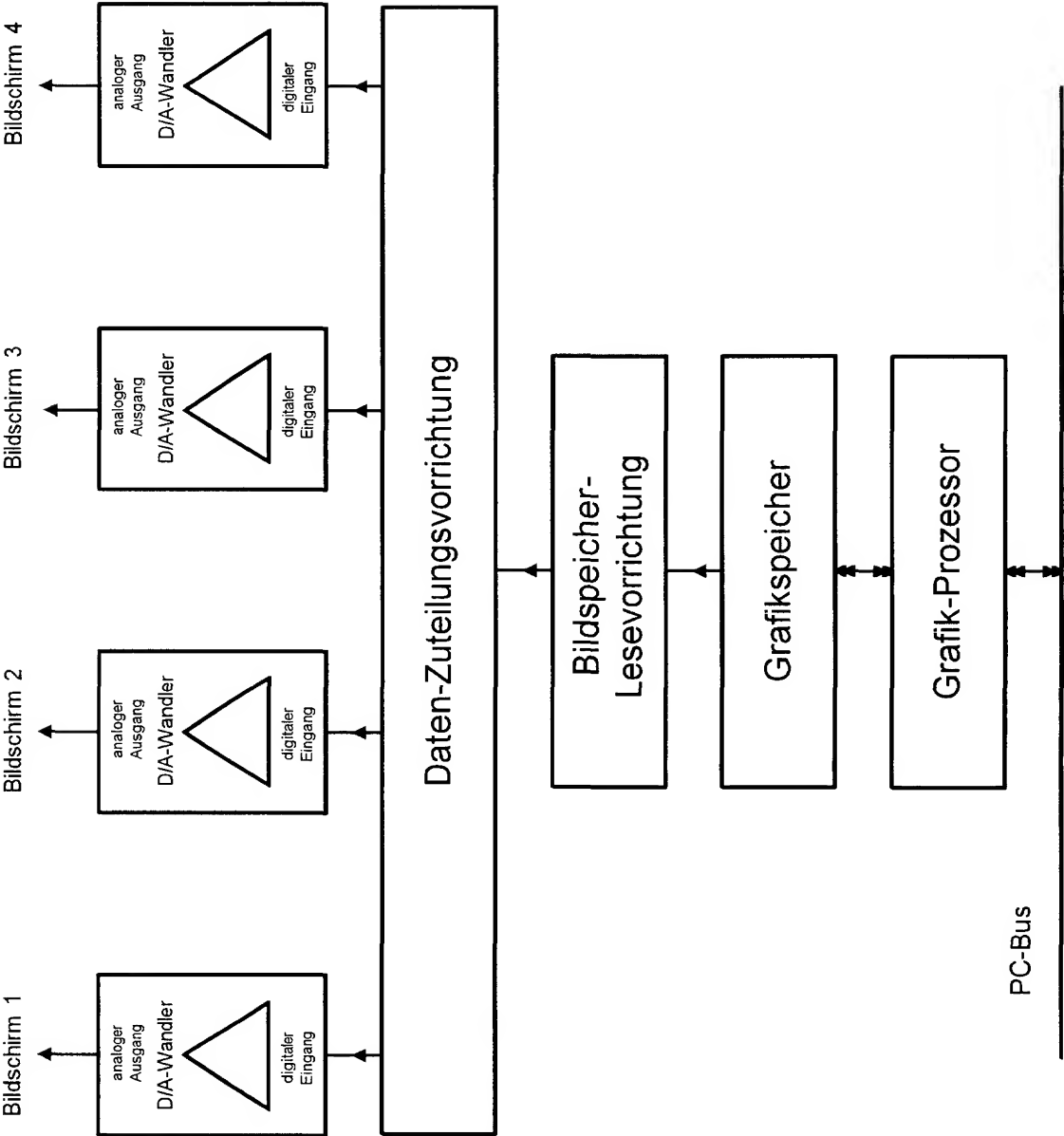


Bild 2

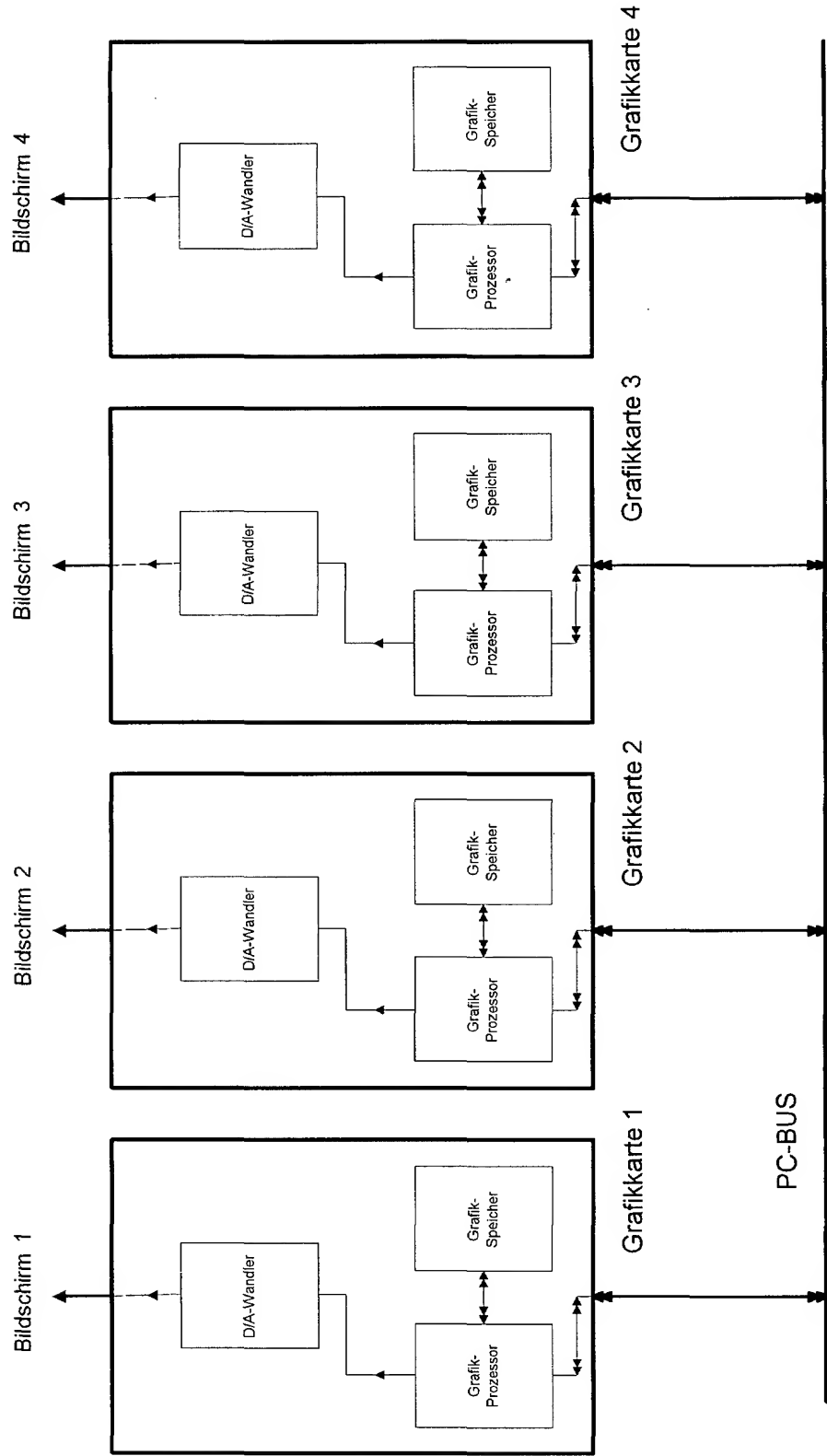


Bild 3

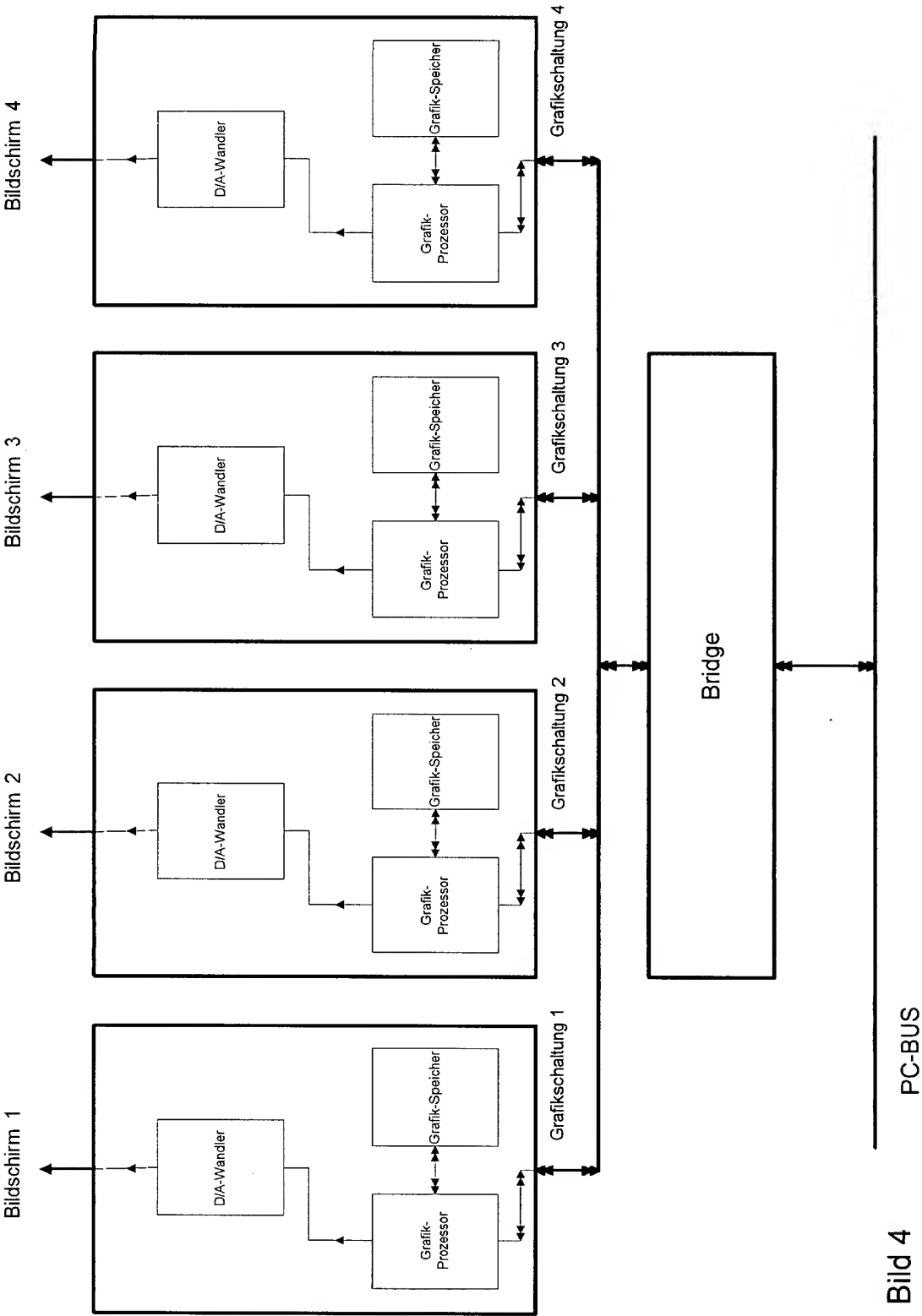


Bild 4

PC-BUS

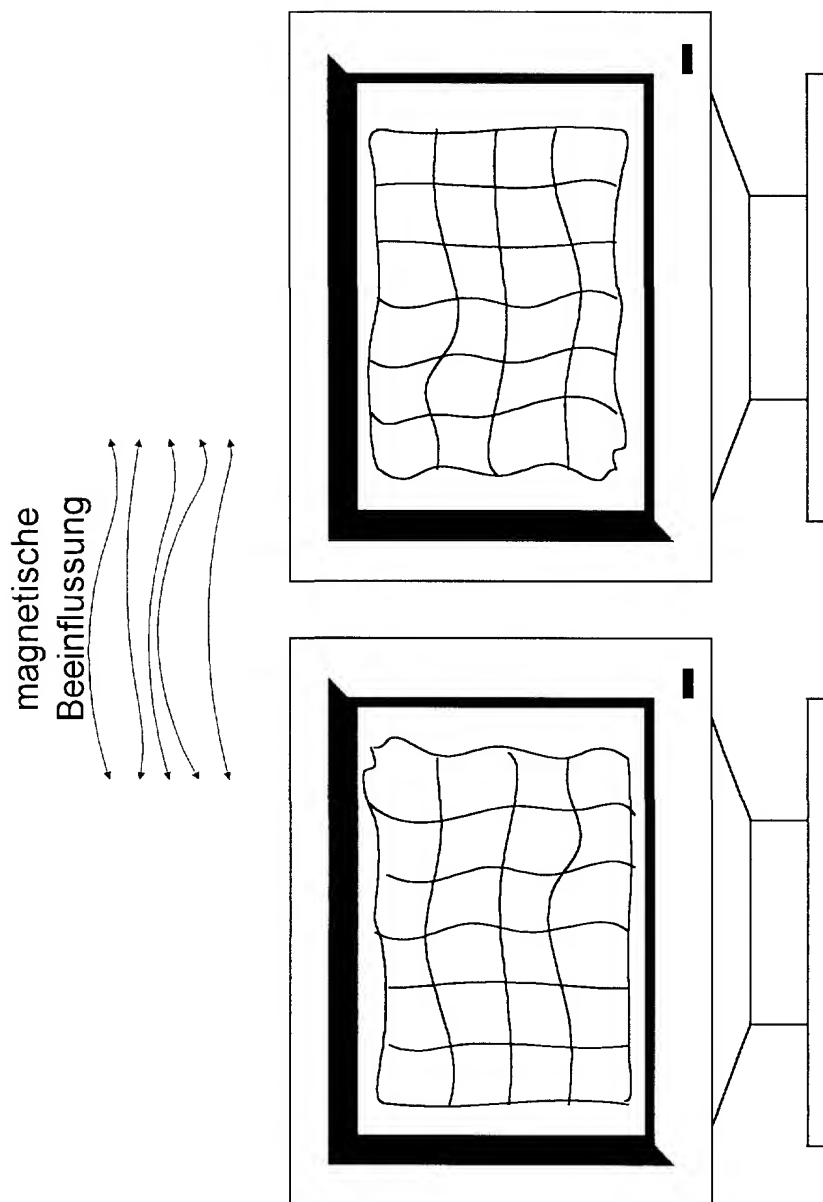


Bild 5

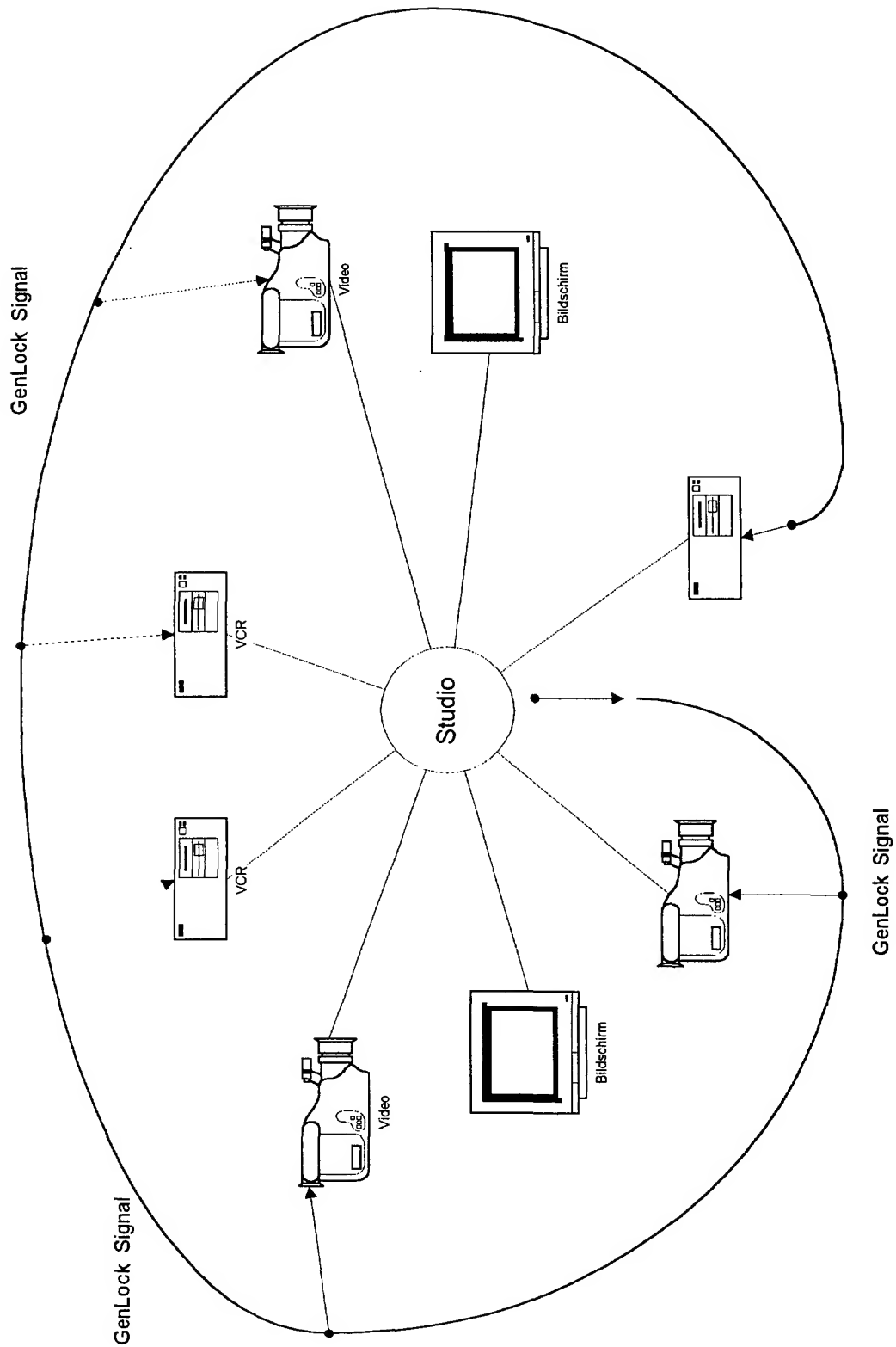
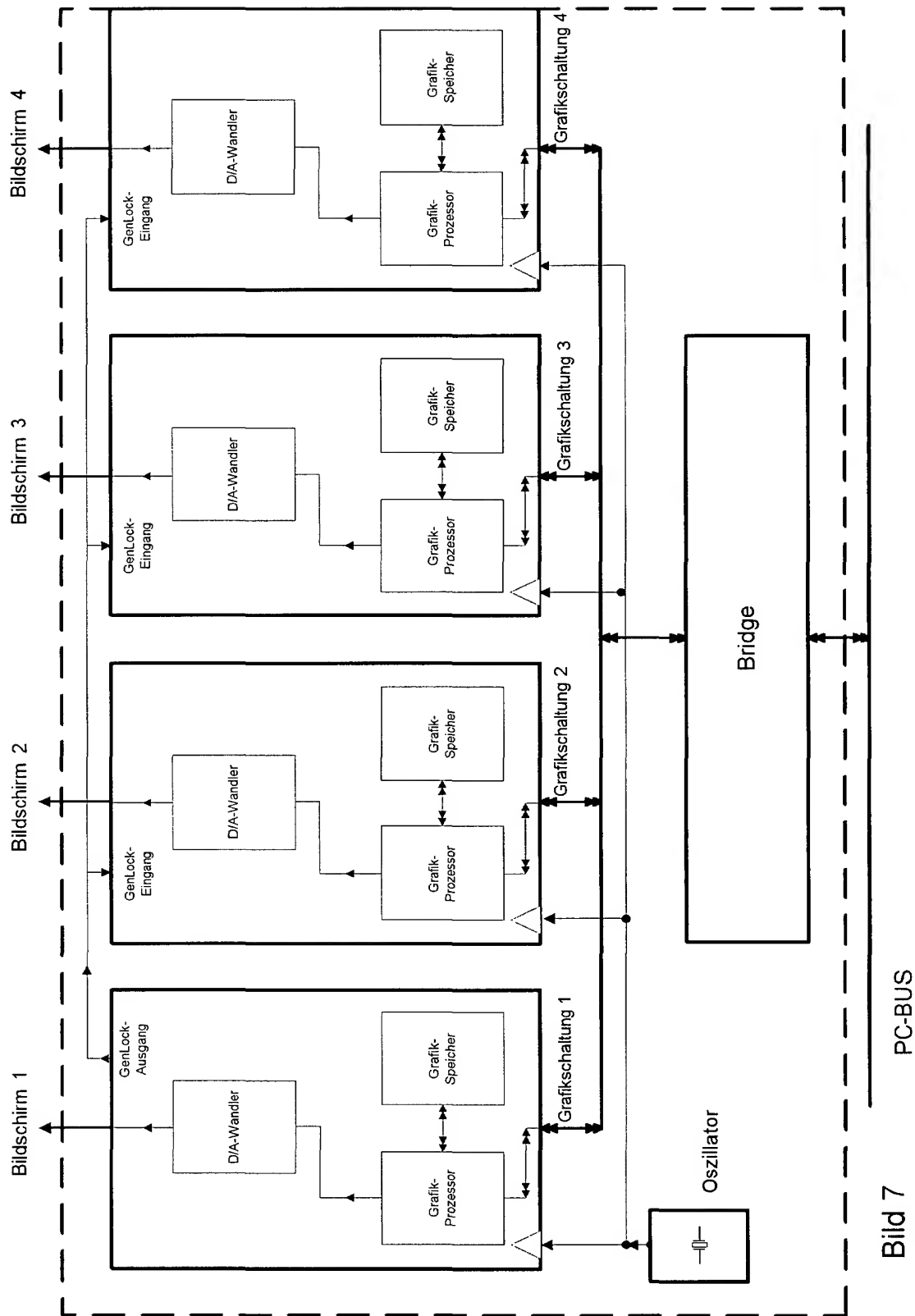


Bild 6



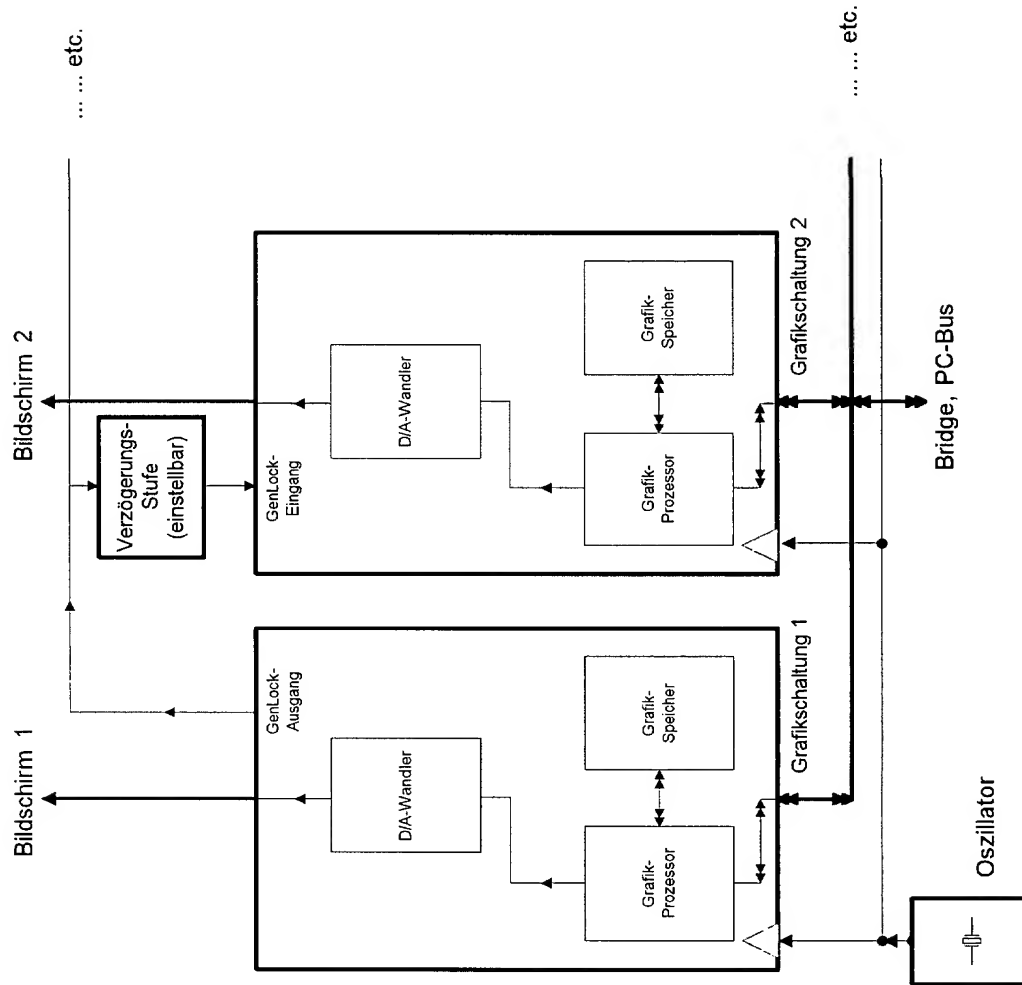


Bild 8

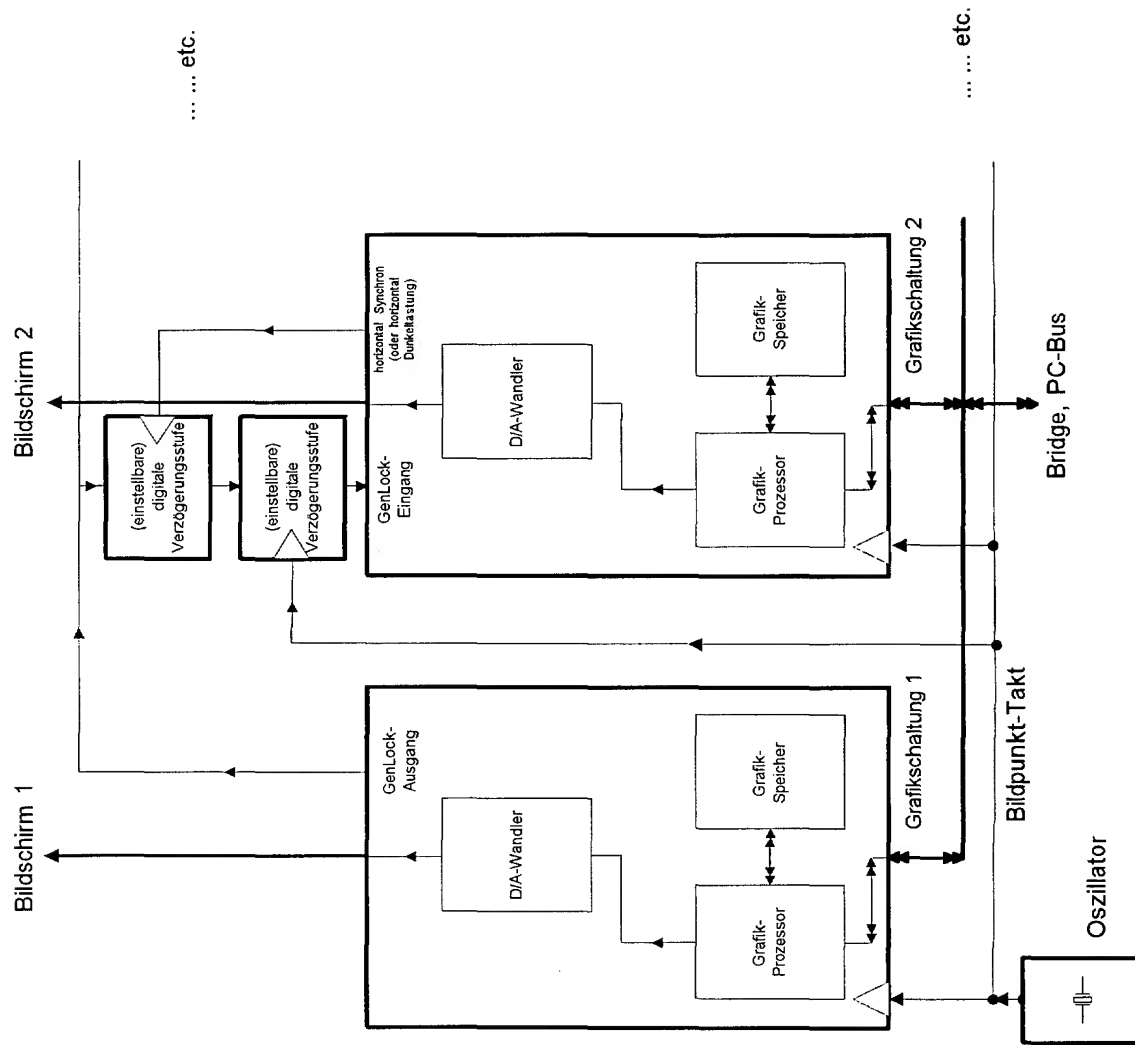


Bild 9

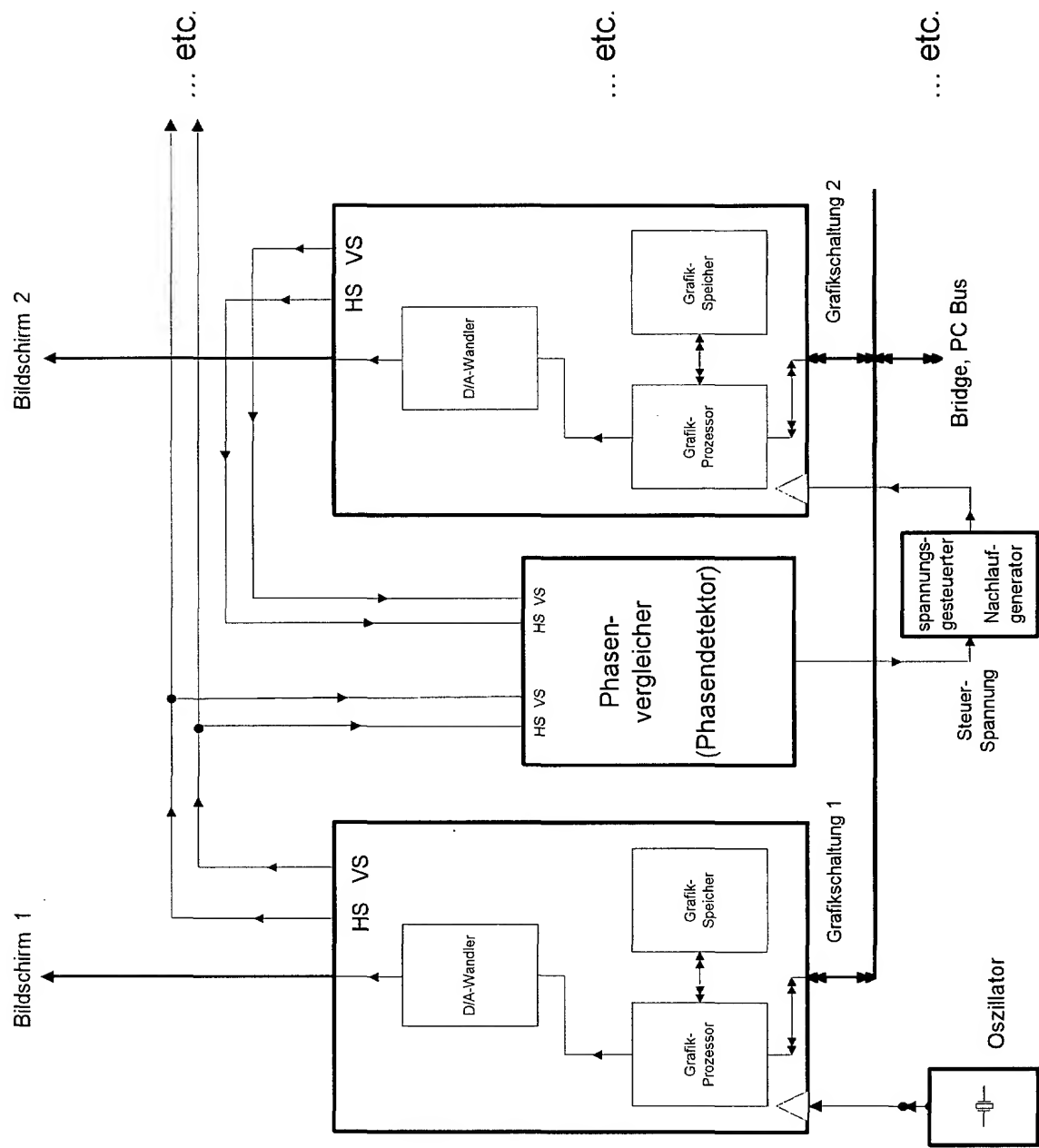


Bild 10

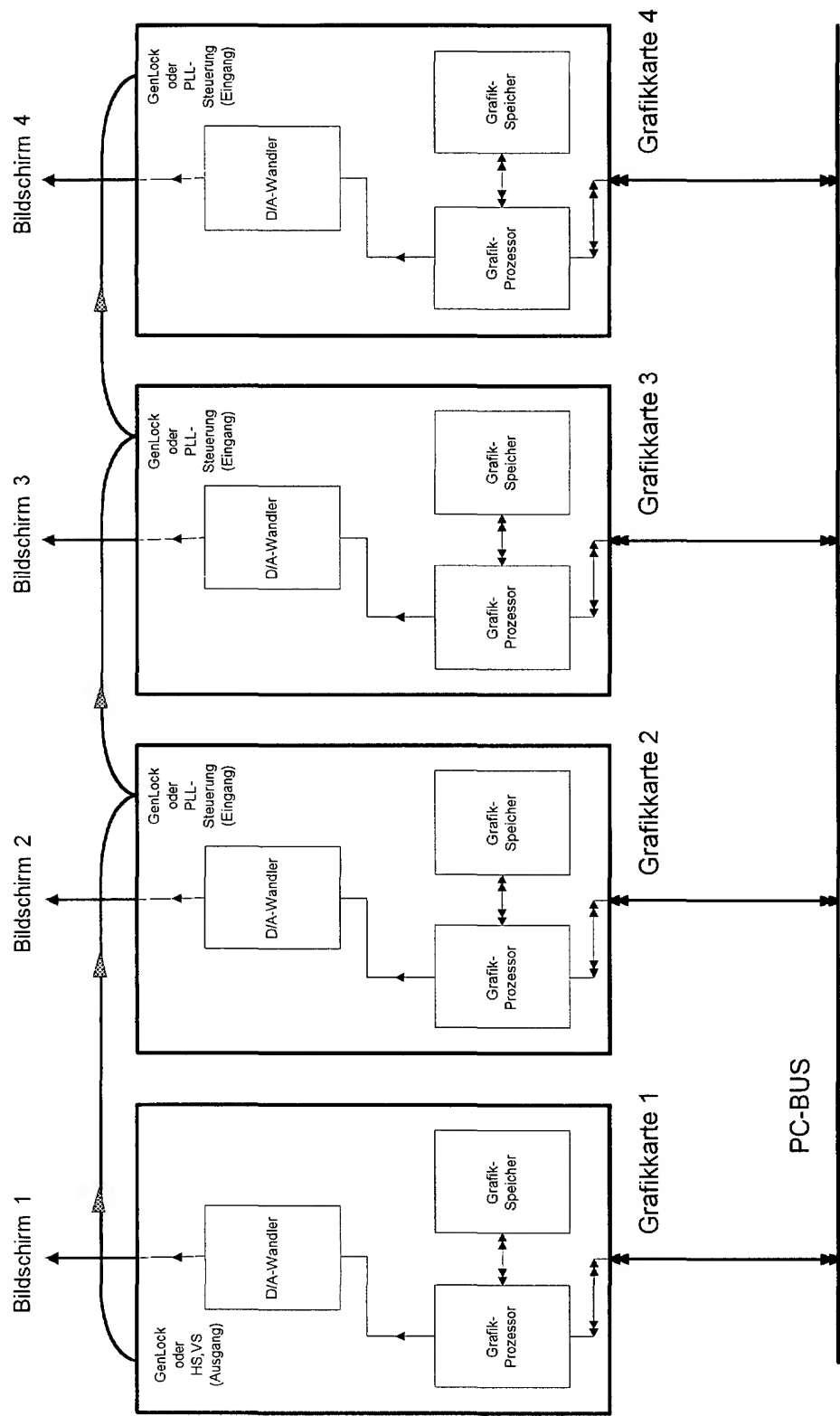


Bild 11

PUB-NO: DE019935700A1
DOCUMENT-IDENTIFIER: DE 19935700 A1
TITLE: Circuit arrangement for
personal computer with
several graphics processor
for reduction of
electromagnetic field
interference between screens
PUBN-DATE: February 3, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
WIENINGER, PETER	DE

ASSIGNEE-INFORMATION:

NAME	COUNTRY
ELSA AG	DE

APPL-NO: DE19935700
APPL-DATE: July 29, 1999

PRIORITY-DATA: DE19935700A (July 29, 1999) ,
DE19834351A (July 30, 1998)

INT-CL (IPC): G09G001/00 , G06F003/14 ,
H04N005/262

EUR-CL (EPC): G06F003/14

ABSTRACT:

CHG DATE=20001128 STATUS=O>The circuit arrangement is such that each graphic processor has a clock, and a genlock input or output. The clock inputs of all the graphic processors are connected to a common oscillator, or have individual oscillators with one of the graphic processors arranged as a master. The master uses its genlock signal as a controller genlock input to the remaining slave processors. An Independent claim is made for a personal computer (PC) with several graphic processors for simultaneous control of more than one monitor, where the master graphics card has a clock input from a reference oscillator, with the remaining slave graphics cards clocked via a voltage controlled oscillator in a phase lock loop (PLL) circuit.